

⑩ 日本国特許庁 (JP) ⑪ 特許出願公開
⑫ 公開特許公報 (A) 平3-186007

⑬ Int. Cl. 5 識別記号 庁内整理番号 ⑭ 公開 平成3年(1991)8月14日
H 03 H 7/09 A 6959-5J
G 05 F 1/10 Z 6340-5H

審査請求 未請求 請求項の数 1 (全6頁)

⑮ 発明の名称 ラインフィルタ

⑯ 特願 平1-325716
⑰ 出願 平1(1989)12月15日

⑱ 発明者 大河内 貞男 東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場
内

⑲ 発明者 田高田 晃孝 東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場
内

⑳ 出願人 株式会社東芝 神奈川県川崎市幸区堀川町72番地

㉑ 代理人 弁理士 須山 佐一

明細書

1. 発明の名称

ラインフィルタ

2. 特許請求の範囲

(1) 入力側の電源ライン間に介挿された第1のバルンコイルと、

負荷側の電源ライン間に介挿された第2のバルンコイルと、

前記第1のバルンコイルの入力側にこの第1のバルンコイルと並列に接続された第1のXコンデンサと、

前記第1および第2のバルンコイル間にこれらバルンコイルと並列に接続された第2のXコンデンサと、

前記負荷側の電源ラインとグランドとの間に前記第2のバルンコイルと並列に接続された第1のYコンデンサと、

この第1のYコンデンサと前記第2のバルンコイルの出力側との間に前記第2のバルンコイルと並列に接続された第3のXコンデンサと

からなることを特徴とするラインフィルタ。

3. 発明の詳細な説明

【発明の目的】

(産業上の利用分野)

本発明は、ノイズの発生を抑制するラインフィルタに関する。

(従来の技術)

スイッチング電源は、小型軽量および高効率であり、軽薄短小、省エネ等の時代にマッチするため、急速にその応用が広がっている。

ところが、このようなスイッチング電源には、スイッチングトランジスタ、整流ダイオード、変圧器、チョークコイル等から高周波ノイズが発生し、この発生したノイズによって他の回路を妨害してしまうという欠点がある。

ここで、スイッチング電源が発生するノイズには、電源ライン間に流れるノーマルモードノイズと、電源ラインとグランドとの間に流れるコモンモードノイズとがある。

そこで、前者のノーマルモードノイズを低減さ

せるために、例えば少なくとも 2個のノーマルモード用インダクタと、少なくとも 1個のノーマル用コンデンサとからなり、ノーマルモード用インダクタンスの総和に応じて回路定数を設定したラインフィルタがある。

また後者のコモンモードノイズを低減させるために、第 1および第 2のバルン（コモンモード用インダクタ）コイルの入力側にそれぞれ Xコンデンサを介挿し、第 1のバルンコイルを通り抜けたノイズの大部分を入力側の Xコンデンサ側に流し、他の部位に拡散しないようにしたラインフィルタがある。

しかし、コモンモードノイズの低減に関しては、漏電電流の規制により、各ライン～接地間に接続されるコンデンサ（Yコンデンサ）の静電容量をある程度以上大きくすることができないという制約がある。

このため、後者のコモンモード用フィルタによって、Yコンデンサの静電容量を大きくする代わりにバルンのインダクタンスを大きくすることに

第 1のバルンコイルと、負荷側の電源ライン間に介挿された第 2のバルンコイルと、第 1のバルンコイルの入力側にこの第 1のバルンコイルと並列に接続された第 1の Xコンデンサと、第 1および第 2のバルンコイル間にこれらバルンコイルと並列に接続された第 2の Xコンデンサと、負荷側の電源ラインとグランドとの間に前記第 2のバルンコイルと並列に接続された第 1の Yコンデンサと、この第 1の Yコンデンサと第 2のバルンコイルの出力側との間に第 2のバルンコイルと並列に接続された第 3の Xコンデンサとからなるものである。

（作　用）

本発明のラインフィルタでは、第 1の Xコンデンサ、第 1のバルンコイル、第 2の Xコンデンサ、第 2のバルンコイル、第 3の Xコンデンサ、第 1の Yコンデンサが入力側の電源ラインよりこの順に接続された構成となる。

つまり、ノーマルモードノイズの抑制に対しては、第 1のバルンコイルおよび第 2のバルンコイルがノーマルモードインダクタンスとなる。

よって必要な減衰量を確保することはできる。

つまり、コモンモードノイズの減衰を大きくするためにはし、C の 2段構成によるラインフィルタにおいて、L を分割する方法がある。

しかし、L を分割しようとすると、コモンモードノイズに対する減衰量が低下してしまう。

（発明が解決しようとする課題）

このように、上述した従来のラインフィルタでは、ノイズの減衰を大きくするためにはし、C の 2段構成によるラインフィルタにおいて、L を分割する方法があるが、しを分割しようとすると、コモンモードノイズに対する減衰量が低下してしまうという問題があった。

本発明は、このような事情に対処して成されたもので、ノイズの低減を図ることができるラインフィルタを提供することを目的とする。

【発明の構成】

（課題を解決するための手段）

本発明のラインフィルタは、上記目的を達成するために、入力側の電源ライン間に介挿された

一方、コモンモードノイズの抑制に対しては、主に第 1のバルンコイルと第 2のバルンコイルとを直列に接続したものがコモンモードインダクタンスとなる。

（実施例）

以下、本発明の実施例の詳細を図面に基づいて説明する。

第 1 図は、本発明のラインフィルタの一実施例を示すものである。

同図に示すように、供給電源側の入力端子 1, 2には、Xコンデンサ CX0、インダクタ La、インダクタ L1、Xコンデンサ CX1、インダクタ Lb、インダクタ L2、Xコンデンサ CX2、Yコンデンサ CY2、出力端子 3, 4がこの順に接続されている。

なお、ノーマルモードノイズの抑制に対しては、インダクタ La およびインダクタ L1 からなる第 1 群のコンダクタと、インダクタ Lb およびインダクタ L2 からなる第 2 群のコンダクタとがノーマルモードインダクタンスとなる。

一方、コモンモードノイズの抑制に対しては、主にインダクタ L₁ とインダクタ L₂ とを直列に接続したものがコモンモードインダクタンスとなる。

第2図は、第1図のラインフィルタの構成を簡略化した場合の他の実施例を示すものである。

同図に示すように、供給電源側の入力端子 1, 2 には、Xコンデンサ C_{X0}、インダクタ L₁、Xコンデンサ C_{X1}、インダクタ L₂、Xコンデンサ C_{X2}、Yコンデンサ C_{y2}、出力端子 3, 4 がこの順に接続されている。

つまり、一般に、バルン L₁, L₂ は漏れインダクタンス L_{1c}, L_{2c} を有するため、これらの漏れインダクタンスをノーマルモードインダクタンス L_a, L_b の代わりに用いることによって第1図に示したインダクタ L_a, L_b を省略することができる。

なお、上述した各実施例での Xコンデンサ C_{X0}, C_{X1} の容量の設定については、後述する。

次に、上述した各実施例のラインフィルタの動

作を第3図ないし第8図を用いて説明する。

第3図は、ノーマルモードノイズの伝導を説明するための図であり、インダクタ L_a, L_b はノーマルモードノイズの低減を図りながら所要のインダクタンスを最小にするものであり、Xコンデンサ C_{X0}, C_{X1} も同様にして所要のインダクタンスを最小にするものである。

つまり、C_{X0} + C_{X1} = C_t; L_a + L_b = L_t とおき、第5図および第6図に示す C_t および L_t の特性からそれぞれに適する値を選択する。

例えばコンデンサの静電容量の総和を C_T (μ F)、発生ノイズの抑制対象ノイズ周波数の最適値を F (kHz)、全インダクタンスの比例係数を a、全静電容量の比例係数を b としたとき、

$$L_{T0} = a (b \times C_T)$$

で与えられる L_{T0} に対してノーマル用インダクタンスの総和 L_T が、

① $L_T \leq L_{T0}$ となるように制定する場合は、第7図に示すように、

$$Z_a = j \omega L_1 / (1 - \omega^2 L_1 C_{y1}) \quad \text{となる。}$$

$\omega > \omega_{min}$ となる角周波数 ω に対しては、

$$Z_a = -j / \omega C_{y1}$$

となる。

$\omega > \omega_{min}$ 内でインピーダンス Z_a が +j → -j に変化すると次段のバルン L₂ とによって直列共振を生ずる。従って、直列共振角周波数が ω_{min} より低くなければならず、

$$L_2 C_{y1} > 1 / \omega_{min}^2$$

とする必要がある。

② 負荷側バルン L₂ と Yコンデンサと結合コンデンサ C_c との合成コンデンサ C_{y2'} による直列共振の角周波数が ω_{min} より低くなければならぬから、

$$L_2 C_{y2'} > 1 / \omega_{min}^2$$

ここで、全インダクタンス L_{Tc} = L₁ + L₂、全静電容量 C_{Tc} = C_{y1} + C_{y2} とおく。

上記①, ② から、

$$L_{Tc} C_{y1} > 2 / \omega_{min}^2$$

C_{X0} ~ L_A ~ C_{X1} ~ L_B

のように構成する（ただし、C_{X0} = C_T / 2, C_{X1} = C_T / 2）。

② $L_T \leq L_{T0}$ となるように制定する場合は、第8図に示すように、

L_A ~ C_{X1} ~ L_B

のように構成する（ただし、C_{X1} = C_T）。

一方、コモンモードノイズについては、第4図の(a)を(b)に変形することができる。

ただし、E_{c'} = (C_c / C_{y2'}) · E_c、C_{y2'} = C_{y2} + C_c である。

ここで、減衰すべきノイズの最低角周波数を ω_{min} とすると、減衰能力を発揮するには次の①～③の条件を同時に満たす必要がある。

① 電源供給側バルン L₁ と Yコンデンサ C_{y1} による直列共振によって生ずる共振角周波数は、共振角周波数 $< \omega_{min}$ でなければならないから、

$$L_1 C_{y1} > 1 / \omega_{min}^2$$

② 点 A と A' から左側を見た L₁ と C_{y1} による合成インピーダンスを Z_a としたとき、

$L_2 = 1/2 L_{Te}$ と想定すると ③ から、

$$L_{Te} C_{y2'} > 2/\omega \sin^2$$

$C_{y2'} = C_{y2}$ であるので、

$$L_{Te} C_{Te} > 2/\omega \sin^2$$

ところが、 C_{Te} は過渡電流の規制により上限があるために、大きくすることはできない。そこで、 L_{Te} を大きくする必要がある。

従って、 L_{Te} は、

$$L_{Te} > 2/C_{Te} \omega \sin^2$$

を満足するように決める。

ここまで、 $L - C$ 2段形コモンモードフィルタについての説明である。

次に、第4図においての $L - C$ 1段形は、 $L_1 = 0$ 、 $C_{y1} = 0$ とした場合に相当する。

この場合、 L_2 が全インダクタンスをもつことになるので、 L_{Te} と $C_{y2'}$ による直列共振だけが問題になる。

従って、

$$L_{Te} C_{y2'} > 1/\omega \sin^2$$

1段形の場合は、過渡電流に寄与する Y コンデ

ンサは C_{y2} だけであり、その絶対電容量を C_{Te} とすると、 $C_{y2'} = C_{y2} - C_{Te}$ となる。

[発明の効果]

以上説明したように、本発明のラインフィルタによれば、ノーマルモードの最適化を図るとともに、コモンモードノイズの減衰量を確保するようにしたので、ノイズの低減を図ることができる。

4. 図面の簡単な説明

第1図は本発明のラインフィルタの一実施例を示す回路図、第2図は第1図のラインフィルタの構成を簡略化した場合の他の実施例を示す回路図、第3図はノーマルモードノイズの伝導を説明するための回路図、第4図(a) (b) はコモンモードノイズの伝導を説明するための回路図、第5図および第6図はコンデンサおよびバルンとノイズ周波数との関係を示す特性図、第7図および第8図はそれぞれ 2段形および 1段形の構成を説明するための図である。

従って、 $L_{Te} > 1/C_{Te} \omega \sin^2$ を満足するような L_2 を選ぶ。

$\omega \gg \omega \sin$ では、2段形フィルタの方が減衰量は大であるが、 $\omega \approx \omega \sin$ 付近では、

$$L_{Te} > 2/C_{Te} \omega \sin^2 \cdots \cdots \text{2段形}$$

$$L_{Te} > 1/C_{Te} \omega \sin^2 \cdots \cdots \text{1段形}$$

となり、1段形が有利となる。

コモンモードノイズに対する減衰量をあまり必要とせず、 L_{Te} を小さくすませたい場合には 1段形が有利となる。ノーマルモードノイズに対しては X コンデンサを大きくできるので、2段形が有利となる。

このように、本実施例では、ノーマルモードノイズの抑制に対しては、インダクタ L_a およびインダクタ L_1 からなる第1群のコンダクタと、インダクタ L_b およびインダクタ L_2 からなる第2群のコンダクタとをノーマルモードインダクタン

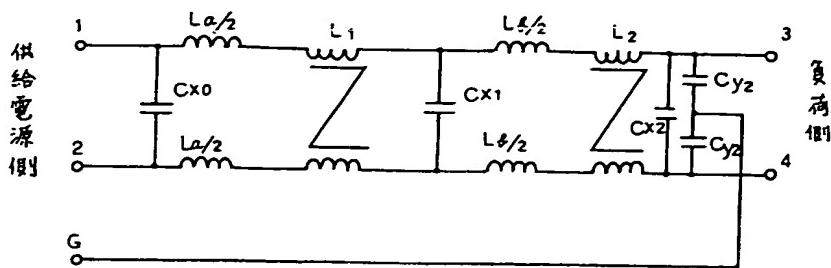
1, 2 … 入力端子、3, 4 … 出力端子、 C_{X0} , C_{X1} , C_{X2} … X コンデンサ、 L_a , L_1 , L_b … インダクタ、 C_{y2} … Y コンデンサ。

出願人

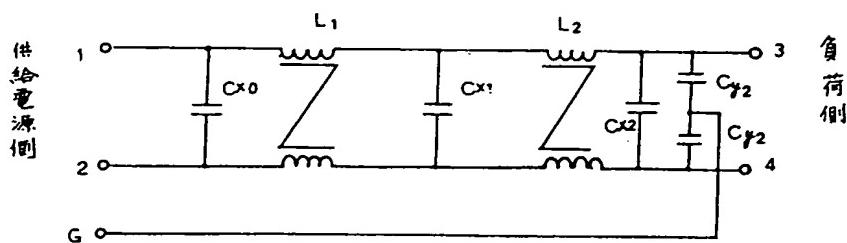
株式会社 東芝

代理人 弁理士

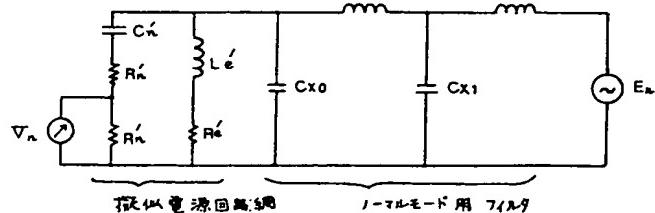
須山佐一



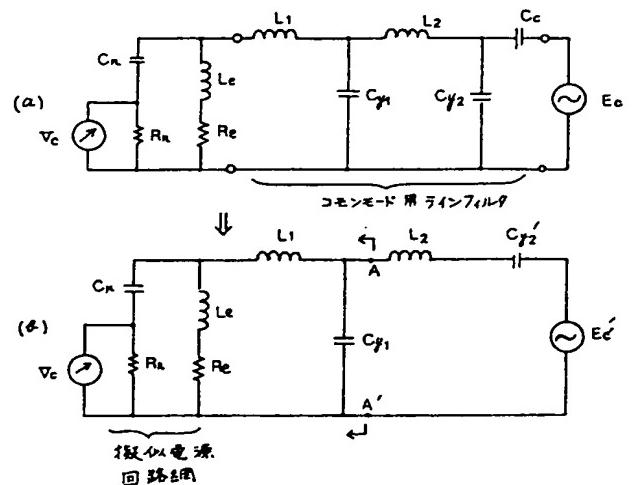
第1図



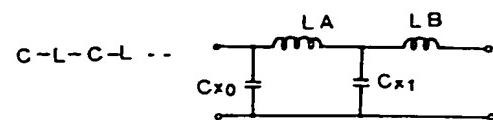
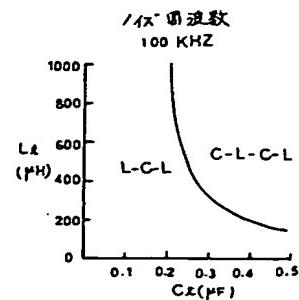
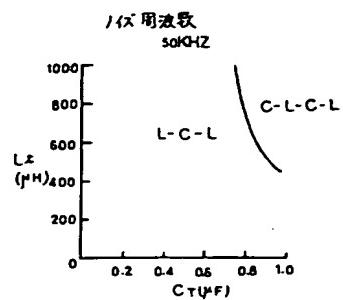
第2図



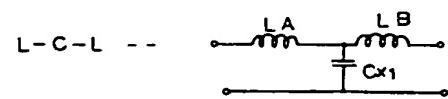
第3図



第4図



第7図



第8図